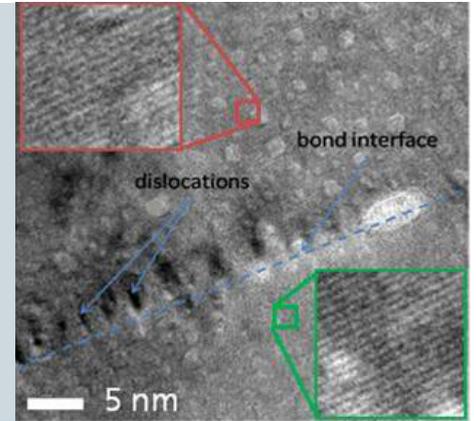
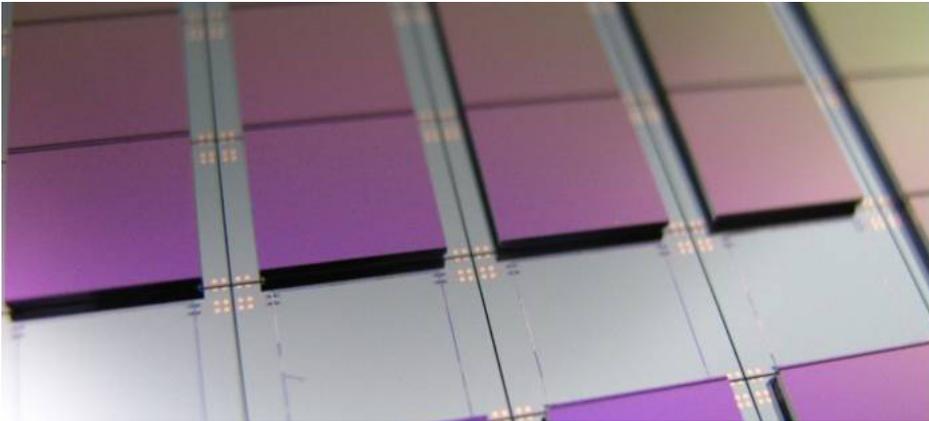


3D-INTEGRATION – ELEKTRISCHE UND MECHANISCHE KONTAKTIERUNG FÜR MEMS



Kontakt

Fraunhofer-Institut für Elektronische Nanosysteme ENAS

Technologie-Campus 3
09126 Chemnitz

Ansprechpartner

Dr. Maik Wiemer
Telefon: +49 371 45001-233
E-Mail: maik.wiemer@enas.fraunhofer.de

Prof. Dr.-Ing. Stefan E. Schulz
Telefon: +49 371 45001-232
E-Mail: stefan.schulz@enas.fraunhofer.de

Für die Systemintegration wurden verschiedene Ansätze wie System-on-Chip (SoC), System-in-Package (SiP) oder System-on-Package (SoP) entwickelt. Neuartige SiP-Ansätze beziehen auch die dritte Dimension mit ein, was in komplexen Systemarchitekturen resultiert. Die 3D-Integration mittels Through Silicon Vias (TSVs) stellt dabei einen der vielversprechendsten Ansätze dar. Diese Ansätze stellen jedoch aufgrund der enormen Vielzahl von unterschiedlichen, kundenspezifischen MEMS-Typen mit einer ebenso großen Breite an Fertigungstechniken, Materialkombinationen und Packaging-Verfahren eine hohe Herausforderung dar. Desweiteren müssen unterschiedliche Anforderungen bezüglich des Austauschs mit den Umgebungsmedien, wie z. B. Öffnungen für den atmosphärischen Druckausgleich bei Drucksensoren oder aber hermetischer Verkapselungen für Beschleunigungssensoren berücksichtigt werden. Dementsprechend lassen sich die fortgeschrittenen 3D-Integrations-techniken der Mikroelektronik nicht ohne weiteres auf MEMS übertragen. Vielmehr

ergeben sich für unterschiedliche Randbedingungen verschiedene Lösungsansätze für die Integration von MEMS. Im Allgemeinen besteht die 3D-Prozessabfolge aus folgenden Komponenten:

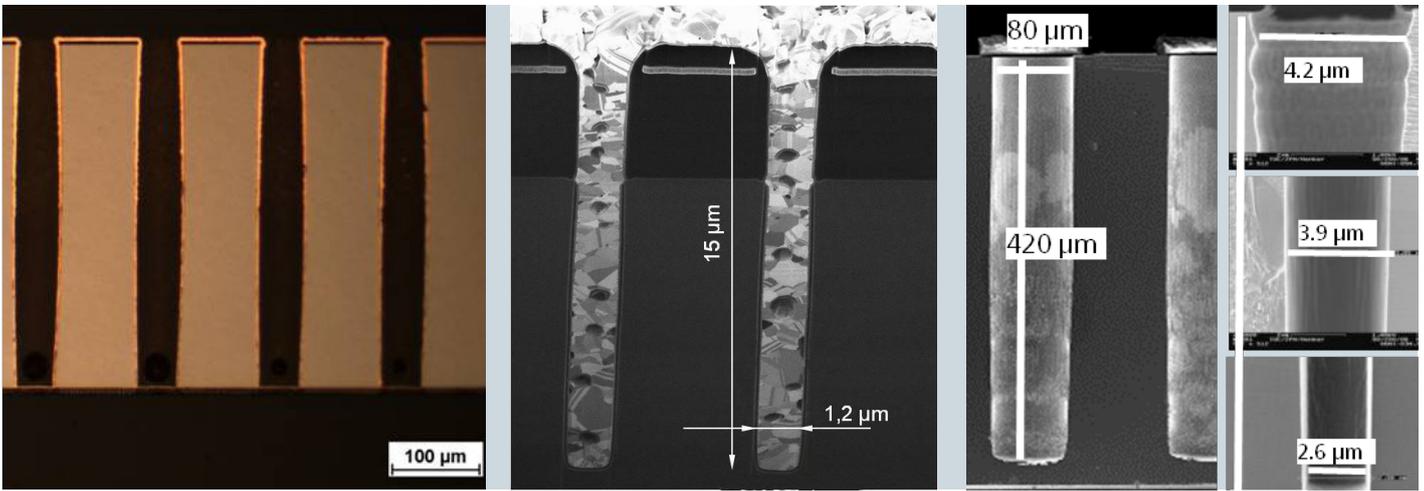
- Formierung der TSVs (Tiefenstrukturierung, Isolation, Metallisierung),
- Waferabdünnen und Planarisieren,
- Permanentes und temporäres Waferbonden.

Entsprechend dem Anwendungsfall werden diese Komponenten in verschiedenster Reihenfolge kombiniert, so dass sich unterschiedliche Prozessabläufe ergeben.

Formierung der TSVs

Die Geometrie der TSVs hat einen großen Einfluss auf die nachfolgenden Beschichtungsprozesse. Dementsprechend entwickelt das Fraunhofer ENAS Ätzprozesse, die z.B. TSVs mit verjüngten Öffnungen ermöglichen. Folgende typische Via-Eigenschaften können dabei realisiert werden:

- Aspektverhältnis bis zu 30,



- sehr kleine TSVs: $3 \times 10 \mu\text{m}^2$ mit einer Tiefe bis zu $90 \mu\text{m}$,
- große TSVs: $80 \mu\text{m} \times 400 \mu\text{m}$,
- verjüngte Via-Öffnungen (z.B. Winkel von 85°).

Neben einer TSV-Isolation über einen TEOS Ozone Prozess sind thermische Oxidationsprozesse in Horizontalöfen am Fraunhofer ENAS für $100 - 200 \text{ mm}$ Wafer verfügbar. Die Metallisierung der TSVs erfolgt am Fraunhofer ENAS im Allgemeinen unter folgendem Prozessablauf:

- MOCVD Ti_xN_y zur Abscheidung von Haftsicht und Barriere,
- MOCVD Cu (CupraSelect™) für Galvanikstartschichten oder zum Füllen kleinster TSVs,
- Elektrochemische Abscheidung von Cu.

Waferabdünnen und Planarisieren

Für das Waferabdünnen und Planarisieren sind am Fraunhofer ENAS verschiedene Grind- bzw. Polierprozesse integriert, die das Einebnen unterschiedlicher Schichten ermöglichen. Neben dem chemisch-mechanischen Polieren (CMP) einzelner Metalle (Aluminium, Kupfer und Barrierschichten) werden am Fraunhofer ENAS verschiedene Silizium und Siliziumoxid Polierprozesse eingesetzt. Die Anwendungsgebiete dieser Prozesse reichen von einer Back-end of line (BEOL) Integration in der Mikroelektronik über die Fertigung

spezifischer Substrate bis hin zum MEMS-Packaging.

Waferbonden

Unter dem Begriff Waferbonden werden alle permanenten oder temporären Fügeverfahren verstanden, die zur Verbindung zweier oder mehrerer Wafer mit und ohne Zwischenschicht genutzt werden können. Für eine 3D-Integration über TSVs oder TGVs stellt das permanente Waferbonden über metallische oder andere kontaktierbare Zwischenschichten produktübergreifend die zentrale Füge-technologie dar. Das Waferbonden bestimmt damit entscheidend das Einsatz- und Zuverlässigkeitsverhalten des Gesamtsystems. Neben dem anodischen, direkten oder adhäsiven Bonden werden eutektische, thermokompressions oder laserunterstützte Waferbondverfahren genutzt, um Sensoren und Aktoren mit elektronischen Komponenten auf Waferlevel elektrisch zu kontaktieren und gleichzeitig hermetisch zu verbinden. Beim temporären Waferbonden wird der Fokus am Fraunhofer ENAS auf ein adhäsives Debondverfahren gelegt. Das Verfahren ermöglicht das Trennen der ultradünnen Device-Wafer vom Carrier-Wafer in einem peel-off-Verfahren bei Raumtemperatur.

Bildbeschreibungen:

Seite 1: $20 \mu\text{m}$ breiter Al-Rahmen nach Al-Al Thermokompressionsbonden (links), TEM-Aufnahme nach Au-Au Thermokompressionsbonden (rechts);

Seite 2: verschiedene TSV Größen erzeugt mittels DRIE-Prozess

Bildquellen: Fraunhofer ENAS

Alle Angaben auf diesem Datenblatt sind vorläufig und können sich ändern. Bei den beschriebenen Systemen, Prozessen und Materialien handelt es sich nicht um Produkte.